

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-200454
(43)Date of publication of application : 31.07.1997

(51)Int.Cl. H04N 1/19

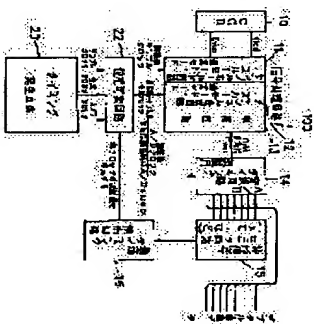
(21)Application number : 08-021789 (71)Applicant : RICOH CO LTD

(22)Date of filing : 12.01.1996 (72)Inventor : KAGAMI YOSHINOBU

(54) IMAGE READER

(57)Abstract:
PROBLEM TO BE SOLVED: To provide the image reader which can easily obtain an optimum timing signal for image signal processing.

SOLUTION: A phase shifting circuit 22 is arranged for a timing generating circuit 20. Further, the phase shifting circuit 22 is composed of a delay circuit which has plural delay elements or provided with plural output terminals which have different previously set delay quantities. Consequently, even if a product is partially changed in specifications or if a custom IC has a difference in delay time, the timing generating circuit which generates various clocks need not be reviewed at each time. Further, a waveform signal monitor circuit 15 and an optimum timing detecting circuit 16 are arranged to automatically detect the optimum timing of various timing signals and vary and set it.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

(51) Int. Cl.⁶ 識別記号 庁内整理番号 F I H 0 4 N 1 / 1 9 H 0 4 N 1 / 0 4 1 0 3 技術表示箇所

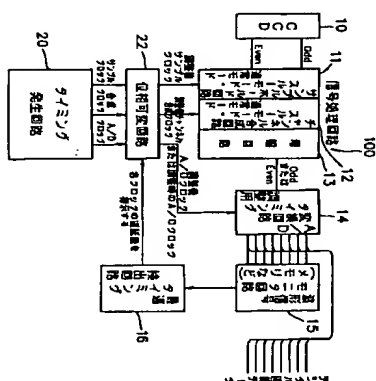
審議請求 未請求 請求項の数 4 F D (全7頁)

(11) 出願番号 特願平4-21768 (12) 出願人 000003147 株式会社リコー

(13) 出願日 平成8年(1996)1月11日 (14) 発明者 株式会社リコー 東京都大田区中馬込1丁目1番1号 株式会社リコー内

(15) 発明の名称 画像読取装置

(16) 【要約】
【課題】 画像読取装置において、画像信号処理に対して最適なタイミング信号を容易に得ることができる画像読取装置を提供する。
【解決手段】 タイミング発生回路20に位相可変回路22が設けられている。また、位相可変回路22は複数の遅延素子を有する遅延回路から構成され、あるいは予め設定された遅延量の異なる複数の出力増が設けられている。このため、製品の一部は検査員、あるいはカスタムICのデイレイトタイムの差が生じた場合でもその精度各種クロックを生成するタイミング発生回路の見直しを必要としない。さらに、波形信号モニタ回路15および最適タイミング検出回路16を設けることにより、各種タイミング信号の最適タイミングを自動的に検出し、可変、設定を行うことができる。



【特許請求の範囲】
【請求項1】 光学像に応じて光電変換を行う複数の光電変換素子と、
該複数の光電変換素子で得られた画像信号のうち所定の画像領域を抜き取り、合成する画像信号処理手段と、
該画像信号処理手段における各処理動作を行わせるための制御信号を発生するタイミング生成手段とを有する画像読取装置において、該装置は、
前記タイミング生成手段で生成され、出力される前記制御信号の位相を可変させる位相可変手段を有することを特徴とする画像読取装置。
【請求項2】 前記位相可変手段は、複数の遅延素子を有する遅延回路から構成されていることを特徴とする請求項1記載の画像読取装置。
【請求項3】 前記位相可変手段は、予め設定された遅延量の異なる複数の出力増が配設されていることを特徴とする請求項1または2記載の画像読取装置。
【請求項4】 前記画像読取装置はさらに、
前記画像信号処理手段で得られたアナログ画像信号をデジタルに変換させるアナログ・デジタル変換手段と、
該アナログ・デジタル変換手段で得られたデジタル画像データのうち所定の領域のデジタル画像データを波形信号としてモニタリングする波形信号モニタ手段と、
該波形信号モニタ手段でモニタリングされたデジタル画像データから前記画像信号処理手段で所定の画像領域を抜き取る最適タイミングを検出するタイミング検出手段とを有することを特徴とする請求項1から3のいずれか1項に記載の画像読取装置。
【発明の詳細な説明】
【0001】
【発明が属する技術分野】 本発明は、画像読取装置、特に読写機、ビデオカメラ等における画像読取装置に関する。
【0002】
【従来の技術】 従来、CCD等の読取素子を有する機器、例えばは読写機の原稿読取部やビデオカメラの読取部を有する画像読取装置は、読写機やビデオカメラの新製品が出される場合、読取素子と読取素子に伴う信号処理回路は新製品以前のものを利用し、処理速度だけを上げて、いわゆるバージョンプラツされたものが新製品として出されていた。
【0003】 図6には、従来のデジタル読写機の原稿読取装置あるいはビデオカメラ等を使用しているCCD60の信号処理回路の一例が示され、また図7には図6の信号処理回路の各ブロックにおける画像信号の波形が示されている。
【0004】 図7 (a) は、CCD60で読み取った画像信号である。OddおよびEvenは、CCD60の奇数番目および偶数番目の画像の出力信号を意味している。特に高速で動作させるCCDは、出力の効率を向上

させるために2相駆動方式になっている。OddとEvenとは互いに反位相ずれており、それぞれの画素内は、リセット期間、フィールドスルー期間、および画像出力期間からなっており、図7 (a) に示されているように、画像出力期間は、1画素内の約半分を占めているにすぎず、かつ平坦で出力が安定している期間は、さらにその約半分程度である。
【0005】 サンプルホールド回路61は、この画像出力期間の内、上記安定期間の画像信号をサンプルホールドする。この例では、サンプルクロックの立下りと同期してホールドするものとする (図7 (b))。
【0006】 チャンセル合成回路62は、いわゆるゲート回路で、画像の出力増であるOddおよびEvenを合成する。この際、合成クロックは、HighでOddが、LowでEvenが有効となる (図7 (c))。
【0007】 増幅回路63は、画像信号を所定のレベルにするものである。A/D変換回路64は、増幅回路63で増幅されたアナログの画像信号をデジタル信号に変換する回路で、A/D変換のタイミングは、この例ではA/Dクロックの立下りであるとする (図7 (d))。
【0008】 タイミング発生回路65は、上記サンプルクロック、合成クロック、およびA/Dクロックのタイミング信号を生成し、各信号処理回路600の各回路に出力する。タイミング発生回路65は、クロック回路の集合体であり、各信号処理に最適なタイミングが得られるように設計され、LSI化されたものである。
【0009】 しかし、製品がバージョンプラツされる場合、タイミング発生回路65については、カスタマイズにおける各ゲートのデイレイトタイムや負荷側の容量の補正管理ができないことから、設計段階で毎回見直しを行わなければならない。
【0010】 例えば、クロック周波数が2倍に設定された場合、乗算器をその周波数に適合するものに交換すればよいというものではなく、各タイミングの位相を適切なものにするための設計を新たに行わなければならない (新規設計)。
【0011】 また、同一製品においても、製品一台毎にカスタマイズICのデイレイトタイムや容量が異なる場合もあり、カスタマイズIC内では数十のゲートを使用し、必要なタイミングを生成しており、デイレイトタイムの最大値と最小値の差は大きなものとなる (異時点)。
【0012】 さらに、同一機械においても、機械の周囲温度の変化等によりデイレイトタイムが異なってくる場合があり (経時変化)、また処理速度を遅くさせる高画質モードを有する機械の場合にも、同一機械内で異なる周波数で動作させるためデイレイトタイムが異なる (モード差)。
【0013】
【発明が解決しようとする課題】 本発明は、従来の欠点を解消し、画像信号の信号処理に対し最適タイミング

信号を容易に得ることができ画像録取装置を提供することを目的とする。

【0014】

【課題を解決するための手段】本発明の画像録取装置は、光学像に反して光電変換を行う複数の光電変換素子と、複数の光電変換素子で得られた画像信号のうち所定の画像領域を抜き取り、合成する画像信号処理手段と、画像信号処理手段における各処理動作を行わせるための制御信号を発生するタイミントラ生成手段とを有し、タイミントラ生成手段で生成され、出力される制御信号の位相を変化させる位相可変手段を有する。

【0015】本発明の画像録取装置はまた、位相可変手段が複数の遅延素子をする遅延回路から構成されている。

【0016】本発明の画像録取装置はまた、位相可変手段に予め設定された遅延量の異なる複数の出力増幅器が設けられている。

【0017】本発明の画像録取装置はさらに、画像信号処理手段で得られたアナログ画像信号をデジタルに変換させるアナログ・デジタル変換手段と、アナログ・デジタル変換手段で得られたデジタル画像データのうちの所定の領域のデジタル画像データを波形信号としてモニタリングする波形信号モニタ手段と、波形信号モニタ手段でモニタリングされたデジタル画像データから画像信号処理手段で所定の画像領域を抜き取る最適なタイミントラを抽出するタイミントラ抽出手段とを含む。

【0018】

【発明の実施の形態】図1には、本発明による画像録取装置の一実施形態が示されている。本実施例の画像録取装置は、主に光電変換手段としてのCCD10、サンプリング回路11、チャネル合成回路12、増幅回路13、アナログ・デジタル変換手段としてのA/D変換回路14、波形信号モニタ手段としての波形信号モニタ抽出回路15、タイミントラ生成手段としてのタイミントラ発生回路20、および位相可変手段としての位相可変回路22から構成されている。

【0019】CCD10は、固体撮像素子であり、図示しないレンズ系を通して結像された被写体の光学像、あるいは所望の反射光をその光の強度に応じた電圧値を持つアナログ信号に変換させる。

【0020】画像信号処理手段としての信号処理回路10は、サンプリング回路11、チャネル合成回路12および増幅回路13から構成されており、CCD10、位相可変回路22およびA/D変換回路14に接続されている。信号処理回路10は、位相可変回路22から供給される各種タイミントラ信号に依拠してCCD10から入力される画像アナログ信号を処理し、A/D変換回路14に出力する。

【0021】サンプリング回路11は、位相可変回

路22から供給される調整後のサンプリングクロックに依拠して図7(a)に示されている画像出力期間の内、安定期間の画像信号をサンプリングする。チャネル合成回路12は、いわゆるゲート回路で、位相可変回路22から供給される調整後のチャネル合成クロックに依拠して増幅回路13は、画像信号を所定のレベルにするものである。なお、サンプリング回路11には、通常モードとスルーモードとがあり、スルーモードでは処理されずにそのまま出力される。

【0022】A/D変換回路14は、位相可変回路22から供給される調整後のA/Dクロックに依拠して増幅回路13で増幅されたアナログの画像信号をデジタル信号に変換する。なお、A/D変換回路14は高速タイマのものを使用してもよい。

【0023】図2には、タイミントラ発生回路20および位相可変回路22の拡大構成図が示されている。タイミントラ発生回路20は、位相可変回路22に接続され、サンプリングクロック、合成クロック、およびA/Dクロックのタイミントラ信号を生成し、位相可変回路22に供給する。

【0024】位相可変回路22は、タイミントラ発生回路20、信号処理回路100、A/D変換回路14および抽出回路16に接続されている。位相可変回路22は、複数のゲート回路あるいはRCL回路からなり、抽出回路16から入力される各種クロックの遅延量データに従い、タイミントラ発生回路20から入力された各種タイミントラ信号であるクロックの位相調整を行い、調整後の各種クロックを信号処理回路100のサンプリング回路11とチャネル合成回路12およびA/D変換回路14に供給する。

【0025】波形信号モニタ回路15は、A/D変換回路14および最適タイミントラ抽出回路16に接続されている。波形信号モニタ回路15は、メモリ等記憶装置から構成され、A/D変換回路14から入力される一画素分のデジタル画像データを波形信号としてモニタリングして、最適タイミントラ抽出回路16に出力する。

【0026】最適タイミントラ抽出回路16は、波形信号モニタ回路15および位相可変回路22に接続され、波形信号モニタ回路15から入力された画像データの波形信号から各種クロックの遅延量データを抽出し、位相可変回路22に供給する。

【0027】ここで、本実施例の画像録取装置の動作を説明する。まず、信号処理回路100のサンプリング回路11およびチャネル合成回路12ともに上記スルーモードを選択し、チャネル合成回路12ではOddまたはEvenの一方を選択する。

【0028】A/D変換回路14では、A/Dクロックの周波数を通常の約10倍程度大きくして高速動作させる。すなわち、この場合増幅だけされたCCD10から

の出力がA/D変換され、図7(a)に示されているような波形のデジタルデータが得られる。

【0029】このデジタルデータを波形信号モニタ回路15に入力して、例えば一画素分の画像データを波形信号としてモニタリングする。この画像データを波形信号を最適タイミントラ抽出回路16が取り取り、一画素の中でサンプリングクロックの時間的な位置としての部分が適切なものを抽出する。

【0030】抽出の方法は、画像データを検知しながら行い、例えば図7(a)に示されているような波形の画像出力期間の平坦部の中心を選択すればよい。勿論、データを補間することによって、A/D変換した位置の間でも選択できる。

【0031】ここで抽出されたサンプリングクロックの最適タイミントラを元のクロックに対する遅延量として位相可変回路22に供給し、位相調整したサンプリングクロックが得られる。この動作をOddおよびEvenに対してそれぞれ行う。

【0032】次に、合成クロックの最適タイミントラも同様に出される。この時、サンプリング回路11は通常モードで、サンプリングクロックは位相調整されたものである。また、チャネル合成回路12はスルーモードで、A/D変換回路14は高速動作である。すると、サンプリングクロックと増幅だけされた画像データがA/D変換され、図7(b)に示されているような波形のデジタルデータが得られる。

【0033】以降は上記動作と同様で、波形信号モニタ回路15にこのデジタルデータを投入してOddおよびEvenの二画素分の画像データをモニタリングできるようにして、この画像データを最適タイミントラ抽出回路16が受けて、最適の遅延量を出して位相可変回路22に供給する。

【0034】A/Dクロックについては、サンプリング回路11およびチャネル合成回路12ともに通常モードにする以外は上記動作と同様の動作が行われる。

【0035】図3には、本発明による画像録取装置の他の実施形態が示されている。図3に示されているように、複数のチャレイタツ32を有するチャレイタイン30をサンプリングクロック、合成クロック、およびA/Dクロックの各タイミントラ信号に複数回使用されており、各チャレイタイン30のチャレイタツ32を選択することができものである。

【0036】より具体的には、10ns期な5スタツと、2ns期な5スタツがあるチャレイタイン30と、5スタツ(遅延なしを含めると6スタツ)から1つを選択するジャンプスイッチ等を用意した場合、これらを組み合わせることによって、0~60nsを2ns期で遅延量を選択することが可能となる。

【0037】図4には、本発明による画像録取装置の他

の実施形態が示されている。この実施例では、複数のAND回路、OR回路、およびNOT回路から構成されており、1つのタイミントラに対して予め2つの異なる遅延量の出力を用意し、必要に応じて一方の遅延量を選択できるものである。

【0038】被写体、特に高画質のカラー被写体では、より高画質にするためのモードが用意されている場合がある。このモードは、動作速度を速くすることによって画像信号のS/N比を上げ、また遅延条件を安定なものにしている。この場合、画像信号の遅延量も変更せなければならず、各信号処理のタイミントラの位相も設定変更する必要がある。

【0039】図4の実施例の装置の動作を説明すると、まず通常モードと特殊モードとの各タイミントラの位相を図2あるいは図3の位相可変回路22で予め合わせておく。これにより、遅延量の異なる2本の出力が増える。

【0040】次に、実際に機器を使用している際のモード切替えによる遅延量の選択は、モード信号(本実施例では、Hiが通常モードで、Lowが特殊モードである。)を機器本体から入力されると、入力されたモード信号と各タイミントラの遅延量をもつタイミントラと論理和を取り、その出力がどうしの論理和とをモードに対応した遅延量をもったタイミントラを得ることができ。

【0041】図5には、本発明による画像録取装置の他の実施形態が示されている。図5に示されている回路は、2種類あるいは2種類以上の複数の遅延量が規定されている場合、その中から1つの遅延量を選択する回路である。LSI50はセレクトデータであり、8入力から1つを選択して出力するICであり、この入力を有効にするかは、選択データ入力端子A、B、Cの状態により決定される。この回路によれば、モード切替えだけでなく、機器の周囲温度の変化等経時変化により位相補正が必要な場合でも対応することが可能となる。なお、この場合、周囲温度に対応した遅延量を予め設定しておく必要がある。

【0042】なお、以上本発明の実施例においては、二相出力のCCDを使用したが、二相出力以外のCCDを使用できることは言うまでもなく、また比較的低速の撮取装置を使用した場合には、サンプリングクロックやチャネル合成が不要な場合もある。

【0043】

【発明の効果】以上の説明より明かのように、本発明の画像録取装置によれば、タイミントラ発生回路の名出力に位相可変回路が設けられ、サンプリングクロック、合成クロック、およびA/Dクロックの各タイミントラ信号を可変させることができるため、製品の一部は標準型、あるいはカスタムICのチャレイタインの組み立ての場合でも、その都度各種クロックを生成するタイミントラ発生回路の見直しをする必要がなくなる。

【図7】

